

UKŁADY PRZERZUTNIKOWE

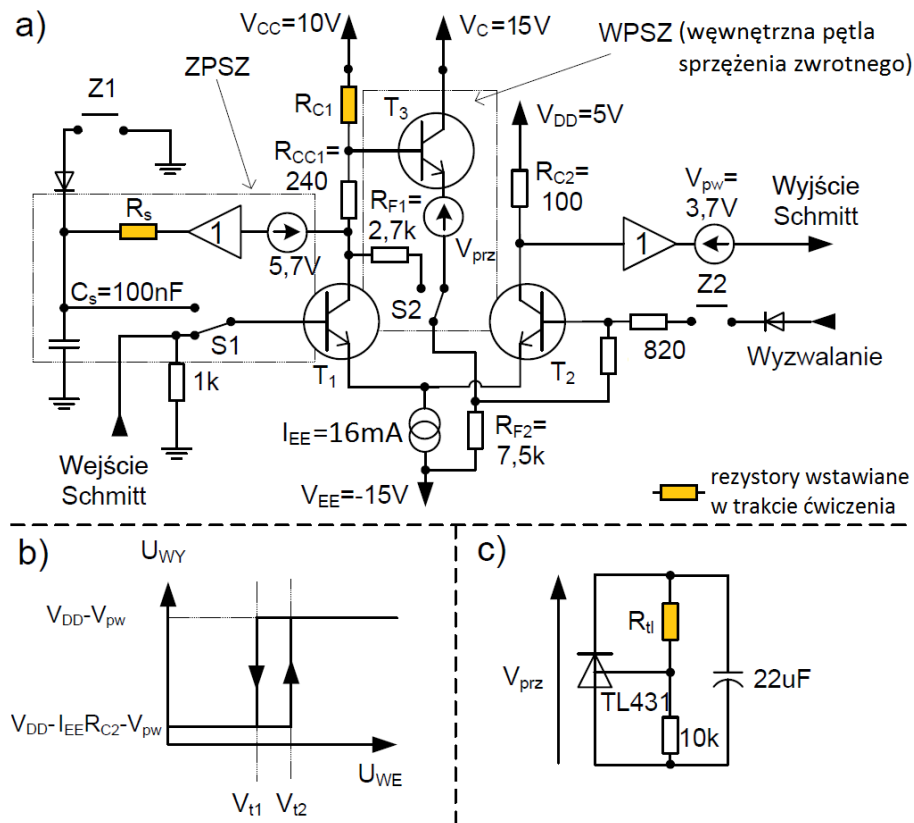
Materiały pomocnicze do ćwiczenia – opis działania układów i przykłady obliczeniowe
v.1.4, 7.12.2013

W trakcie ćwiczenia laboratoryjnego LUSE z układów przerzutnikowych będą badane trzy typy przerzutników:

- bistabilny Schmitta,
- astabilny Schmitta z ZPSZ¹ (ZPO),
- monostabilny Eccles-Jordana.

Niniejsze opracowanie zawiera przykłady obliczania wartości elementów wymienionych układów, aby spełniały one założenia projektowe. Zawarto w nim także uproszczone, jakościowe opisy sposobu działania poszczególnych układów.

Układy przerzutników Schmitta – bistabilne i monostabilne – realizowane są za pomocą jednego bloku modułu dydaktycznego DPM1. Na rys.1 zamieszczono schemat ideowy bloku realizującego przerzutnik Schmitta w module DPM1.



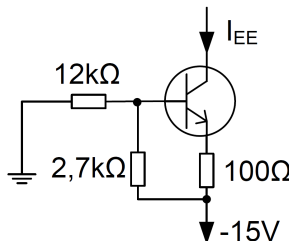
Rys.1: a) Schemat ideowy przerzutnika Schmitta na płytce modułu DPM1 z oznaczonymi sekcjami ZPSZ i WPSZ (odpowiednio zewnętrznej i wewnętrznej pętli sprzężenia zwrotnego), b) charakterystyka przejściowa bistabilnego przerzutnika Schmitta, c) aplikacja układu TL431 realizującego przesuwnik napięcia V_{prz}

¹ Zewnętrzna Pętla Sprzężenia Zwrotnego, określana także w literaturze mianem Zewnętrznej Pętli Opóźnienia (ZPO) – patrz instrukcja do ćwiczenia LUSE pt. „przerzutniki”

1. BISTABILNY PRZERZUTNIK SCHMITTA

1.1 Wstęp teoretyczny

Głównym układem tworzącym przerzutnik Schmitta (rys.1a) jest wzmacniacz różnicowy z tranzystorami T_1 i T_2 , zasilanymi ze źródła prądowego I_{EE} . Źródło zastosowane w module DP1M1 ma stałą wydajność prądową i jest zrealizowane na tranzystorze bipolarnym z potencjometrycznym układem polaryzacji (patrz rys. 2).



Rys.2: Źródło prądowe I_{EE} wymuszające prąd w węzle emiterów tranzystorów T_1 i T_2 przerzutnika Schmitta.

Szacunkowa wartość natężenia prądu źródła z rys. 2 wynosi ok. 20mA. Jednak tranzystory zastosowane w konstrukcji modułu DP1M1 to szybkie tranzystory impulsowe o $\beta=100$. Wartość β jest dość dokładna (została zmierzona) i podobna dla całej serii zastosowanych w DP1M1 tranzystorów. Jej uwzględnienie w obliczeniach daje nieco niższy prąd, tj. $I_{EE} \approx 16mA$. Taki też należy przyjąć w obliczeniach projektowych.

Jakościowo działanie przerzutnika Schmitta można wyjaśnić w następujący sposób. Na bazie tranzystora T_2 (patrz rys.1a) ustalone jest pewne napięcie U_{BT2} . Jego wartość wynika ze stanu tranzystora T_1 (dokładniej – wartości napięcia na jego kolektorze), spadku napięcia na złączu B-E tranzystora T_3 (ok. 0,7V) i wartości napięcia na źródle V_{prz} . Jeśli tranzystor T_1 jest zatkany, to przez jego kolektor nie płynie prąd, zatem napięcie na nieobciążonym kolektorze tranzystora T_1 wynosi $10V$ ². Załóżmy dodatkowo, że wartość parametru β tranzystora T_3 jest na tyle duża, iż spadek napięcia na rezystorze R_{C1} , powodowany przepływem prądu bazy tranzystora T_3 , jest pomijalny. Wówczas napięcie na bazie tranzystora T_2 wynosi:

$$U_{BT2} = 10V - 0,7V - V_{prz} .$$

W powyższych rozważaniach przyjęto, że tranzystor T_1 jest zatkany. Jednak stan tranzystora T_1 zależy od napięcia na jego bazie i napięcia w węzle emiterów (jak w zwykłym wzmacniaczu różnicowym). Tranzystor T_1 jest zatem zatkany, jeśli w przybliżeniu: $U_{BT1} < U_{BT2}$ ³, czyli $U_{BT1} < 10V - 0,7V - V_{prz}$.

Co się stanie, jeśli napięcie na bazie T_1 zacznie zbliżać się do poziomu napięcia na bazie tranzystora T_2 ? W tej sytuacji tranzystor T_1 wchodzi w stan aktywny. To z kolei spowoduje zmianę napięcia na kolektorze tranzystora T_1 , a więc i na bazie tranzystora T_2 (za sprawą wtórnika T_3 i przesuwnika V_{prz} – patrz rys.1a). Załóżmy, że napięcie na bazie T_1 zwiększono na tyle, że cały prąd I_{EE} płynie przez kolektor tranzystora T_1 . Wówczas napięcie na bazie T_2 będzie wynosić: $U_{BT2} = 10V - I_{EE}R_{C1} - 0,7V - V_{prz}$, czyli ulegnie zmniejszeniu o wartość $I_{EE}R_{C1}$ względem napięcia z początkowego stanu układu. Należy zwrócić uwagę, że teraz, aby powrócić do stanu zatkania tranzystora T_1 , nie wystarczy zmniejszyć napięcie na bazie (czyli na wejściu przerzutnika) do wartości mniejszej niż $U_{BT2} = 10V - 0,7V - V_{prz}$! Aby wyłączyć tranzystor T_1 (wprowadzić ponownie w stan zatkania) należy zmniejszyć poziom napięcia bazy T_1 poniżej nowej wartości: $U_{BT2} = 10V - I_{EE}R_{C1} - 0,7V - V_{prz}$. Oznacza to, że układ posiada zdolność pozostawania w jednym z dwóch stanów stabilnych, czyli jest przerzutnikiem bistabilnym.

Proces samoistnej zmiany napięcia na bazie T_2 w chwili zbliżania się potencjałów baz T_1 i T_2 nazywany jest procesem samoregeneracyjnym lub procesem przerzutu. Proces ten rozpoczyna się w momencie, w którym punkt pracy elementu wzmacniającego układu przerzutnikowego (w przypadku

2 Zakładamy przy tym, że przez rezystory R_{C1} i R_{CC1} nie płynie żaden inny prąd potrzebny np. do polaryzacji wtórników, por. rys.4

3 Dokładnie napięcia te muszą różnić się jeszcze o szerokość strefy przejściowej wzmacniacza różnicowego

analizowanego układu przerzutnikowego elementem tym jest wzmacniacz różnicowy) znajdzie się w części charakterystyki przejściowej o nachyleniu (wzmocnieniu) większym od jedności.

1.2. Zadanie 1

Wykorzystując moduł DPM1 zaprojektuj układ bistabilnego przerzutnika Schmitta z przesuwnikiem potencjału z wtórnikiem i układem scalonym TL431 (zakładamy, że zgodnie z rys.1a przełącznik S2 przełączony jest „w prawo”, a przełącznik S1 odłącza elementy ZPSZ i dołącza bazę układu do „Wejścia Schmitta”). Przyjmij następujące dane projektowe: $V_{t1}=1V$, $V_{t2}=2V$ (patrz rys.1b).

1.3. Rozwiązanie

Skok napięcia na bazie tranzystora T_2 wywołany zmianą stanu przerzutnika, zgodnie z założeniami projektowymi zadania, wynosi: $V_{t2}-V_{t1}=1V$. Wiedząc, że napięcia na bazie T_2 w stanach stabilnych układu wynoszą:

- stan „niski” (oznaczony indeksem 1): $U_{BT2}^1=10V-0,7V-V_{prz}$,
- stan „wysoki” (oznaczony indeksem 2): $U_{BT2}^2=10V-I_{EE}R_{C1}-0,7V-V_{prz}$,

$$\text{stąd: } U_{BT2}^1-U_{BT2}^2=I_{EE}R_{C1},$$

$$\text{zatem } R_{C1}=\frac{V_{t2}-V_{t1}}{I_{EE}}.$$

Poszukiwana wartość rezystancji wynosi zatem: $R_{C1}=\frac{1V}{0,016A}=62,5\Omega$ ⁴.

W dalszej kolejności należy ustalić odpowiednią wartość napięcia przesuwnika V_{prz} . Wiadomo, że w stanie „niskim” przerzutnika na bazie tranzystora T_2 napięcie jest wyższe (gdyż T_1 jest zatkany, a T_2 aktywny). Z tego wynika, że $U_{BT2}^1=2V$ stąd: $2V=10V-0,7V-V_{prz}$, czyli $V_{prz}=7,3V$.

Ostatnim krokiem jest obliczenie wartości rezystancji rezystora R_{t1} pętli sprzężenia zwrotnego układu TL431⁵ tak, aby $V_{prz}=7,3V$. Napięcie referencyjne układu TL431 wynosi $U_{BG}=2,5V$. Dzielnik rezystancyjny R_{t1} , wraz z rezystorem $10k\Omega$ (patrz rys.1c) tworząc pętlę sprzężenia zwrotnego układu, umożliwia ustalenie napięcia V_{prz} odkładającego się na układzie zgodnie ze wzorem:

$$V_{prz}=U_{BG}\left(1+\frac{R_{t1}}{10k\Omega}\right).$$

Podstawiając wyznaczoną wartość $V_{prz}=7,3V$ uzyskujemy ostatecznie $R_{t1}=19,2k\Omega$.

Odpowiedź: Poszukiwane wartości elementów wynoszą: $R_{t1}=19,2k\Omega$ i $R_{C1}=62,5\Omega$. Stosuję najbliższe wartości dostępne w laboratorium czyli: $R_{t1}=20k\Omega$ („niebieska płytka” z rezystorami z szeregu E24) i $R_{C1}=68\Omega$ („standardowe” rezystory z szeregu E12), oraz przeliczam wartości napięć progowych V_{t1} i V_{t2} dla dobranych rezystorów.

Uwaga 1: do obliczeń przyjęto przybliżoną wydajność prądową źródła $I_{EE}=16mA$. Wartość ta może mieć kilkuprocentowy rozrzut i należy ją zweryfikować empirycznie w trakcie laboratorium (np. poprzez pomiar spadku napięcia na jednym z rezystorów dołączonych do kolektorów tranzystorów pary różnicowej).

⁴ Zakładając, że natężenie prądu wynosi: $I_{EE}=16mA$

⁵ Zapoznaj się ze specyfikacją układu TL431. Porównaj jego właściwości z właściwościami układu $\mu A723$ badanego w ćwiczeniu „stabilizatory o działaniu ciągłym”

Uwaga 2: w obliczeniach napięć U_{BT1} i U_{BT2} pominięto przepływ prądu polaryzującego wejście wtórника ZPSZ wraz z przesuwnikiem napięcia (patrz rys.4) i prądu wtórника i przesuwnika WPSZ. Oszacuj błąd obliczenia wskazanych napięć wywołany przepływem dodatkowego prądu(-ów) w węźle kolektora tranzystora T_1 (oblicz wartość tego prądu). Czy uwzględnianie tego błędu ma sens, jeśli odnieść go do rozrzutu wartości parametrów podzespołów – np. rezystorów?

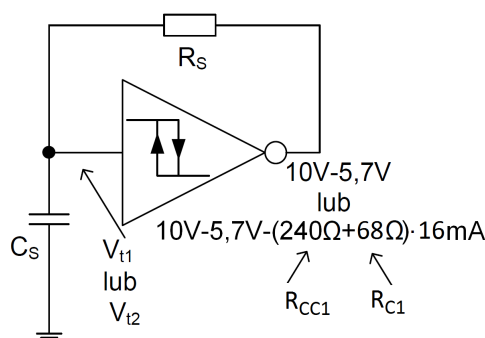
2. PRZERZUTNIK ASTABILNY SCHMITTA

2.1. Zadanie 2

Stosując zaprojektowany w zadaniu 1 przerzutnik bistabilny uruchom multiwibrator astabilny o częstotliwości drgań relaksacyjnych 500Hz. Wykorzystaj w tym celu układy pomocnicze modułu DPM1 – elementy ZPSZ (patrz rys.1a).

2.2. Wstęp teoretyczny

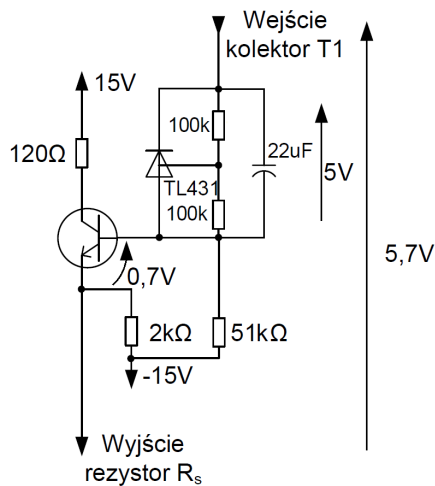
Zmiany stanów przerzutnika przedstawionego na rys.1a wywołują zmiany napięcia na kolektorach tranzystorów T_1 i T_2 , przy czym zmiany na kolektorze T_1 są w przeciwfazie względem zmian na kolektorze T_2 i wejściu przerzutnika (czyli bazie T_1). Jeśli zatem zmiana napięcia na wejściu przerzutnika może powodować zmianę stanu wywołującą skok napięcia przeciwny w fazie, to zjawisko takie można wykorzystać do wymuszenia ciągłego, naprzemiennego sterowania wejścia przerzutnika przez jego własne wyjście. Na rys.3 przedstawiono koncepcję takiego rozwiązania.



Rys.3: Schemat blokowy astabilnego przerzutnika Schmitta (przyjęto wartości rezystancji R_{C1} , R_{CC1} , R_{t1} i natężenia prądu I_{EE} z poprzedniego zadania)

Układ przerzutnika z rys.3 zawiera dodatkową pojemność i rezystor tworzące filtr dolnoprzepustowy określane w literaturze mianem Zewnętrznej Pętli Opóźnienia (ZPO, oznaczone jako ZPSZ na rys.1a i w instrukcji do ćwiczenia). Ich zadaniem jest spowolnienie zmian napięcia na wejściu przerzutnika.

Przeanalizujemy działanie układu z rys.1a (por. rys.3) z włączoną sekcją ZPSZ (przełącznik S1 w „górnej” pozycji). Jeśli pojemność C_s naładowała się przez rezystor R_s powyżej napięcia V_{t2} , to przerzutnik zmienia swój stan, zmieniając jednocześnie napięcie progu przerzutu na V_{t1} . W tej sytuacji na kolektorze tranzystora T_1 ustali się napięcie $U_c = 10V - I_{EE}(R_{C1} + R_{CC1})$. Jest ono pomniejszane o 5,7V i buforowane (przesuwnik napięcia 5,7V i bufor ZPSZ modułu DPM1 zrealizowano w oparciu o układ zamieszczony na rys.4), a następnie przez rezystor R_s doprowadzone do kondensatora C_s . Kondensator C_s rozładowuje się przez rezystor R_s .



Rys.4: Realizacja układu bufora i przesuwnika napięcia z bloku ZPSZ w module DPM1

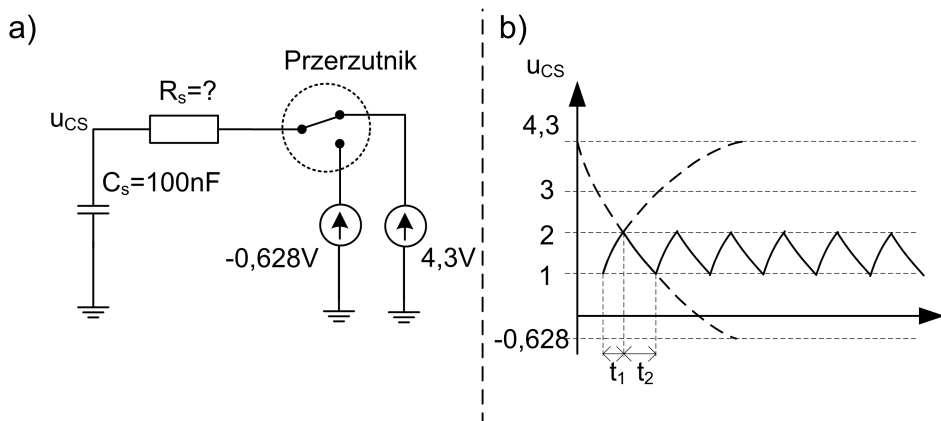
Proces rozładowania kondensatora C_s zatrzymuje się w momencie, w którym napięcie na nim osiągnie poziom zbliżony do V_{th} . Wówczas tranzystor T_1 ulegnie zatkaniu i napięcie na kolektorze T_1 wzrośnie do wartości $V_{cc}=10V$. Oznacza to, że napięcie za przesuwnikiem i buforem ZPSZ wzrośnie o wartość: $I_{EE}(R_{C1}+R_{CC1}) [V]$. Rozpocznie się zatem ponowny proces ładowania pojemności C_s przez rezystor R_s i kolejny cykl pracy multiwibratora.

2.3. Rozwiązanie zadania 2

Zmiany stanów przerzutnika wywołują zmiany napięć na kolektorze tranzystora T_1 tj.: $U_{CT1}^1=10V$ albo $U_{CT1}^2=10V-I_{EE}(R_{C1}+R_{CC1})$. To z kolei prowadzi do zmian napięcia na wyjściu wtórnika ZPSZ tj.: z $U_{zpsz}^1=10V-5,7V$ do $U_{zpsz}^2=10V-I_{EE}(R_{C1}+R_{CC1})-5,7V$. Podstawiając przyjętą w zadaniu 1 wartość rezystancji rezystora $R_{C1}=68\Omega$ i zadaną $R_{CC1}=240\Omega$ uzyskujemy odpowiednio: $U_{zpsz}^1=4,3V$ i $U_{zpsz}^2=-0,628V$.

Obliczone napięcia pozwalają na znalezienie czasów ładowania i rozładowania kondensatora C_s . W fazie rozładowania rezystor R_s „próbuje” rozładować pojemność C_s z napięcia $V_{l2}=2V$ do $U_{zpsz}^2=-0,628V$. Proces rozładowania ustaje jednak przy $1V$, gdyż wtedy układ przerzutnika zmienia swój stan (gdy zostanie osiągnięty poziom V_{th}). Z kolei w fazie ładowania rezystor R_s „próbuje” ładować pojemność C_s z napięcia początkowego $V_{th}=1V$ do $U_{zpsz}^1=4,3V$. Proces ładowania ustaje oczywiście przy napięciu progowym $V_{l2}=2V$. Układ powtarza wtedy ponownie cały cykl.

W obu fazach przerzutnika (ładowania i rozładowania) zmiana napięcia na pojemności ma charakter **wykładniczy** (fazy ładowania i rozładowania zobrazowano schematycznie na rys. 5).



Rys.5: a) Idea procesu ładowania i rozładowania pojemności C_s , funkcję klucza pełni bistabilny przerzutnik Schmitta, b) przebieg napięcia na pojemności C_s w fazach ładowania i rozładowania (stanach '1' i '2' przerzutnika)

Czasy t_1 (ładowania) i t_2 (rozładowania) można wyznaczyć opisując przebiegi napięć $u_{CS}(t)$ na pojemności C_S w funkcji czasu:

- dla ładowania $u_{CS}^{lad} = 4,3 - (4,3 - V_{tl})e^{-\frac{t}{R_S C_S}} [V]$
- dla rozładowania $u_{CS}^{roz} = (V_{l2} + 0,628)e^{-\frac{t}{R_S C_S}} - 0,628 [V]$

Podstawiając napięcia progowe, odpowiednio $u_{CS}^{lad}(t_1) = V_{l2} = 2,0 V$ i $u_{CS}^{roz}(t_2) = V_{tl} = 1,0 V$ i rozwiązując dwa równania logarytmiczne uzyskujemy odpowiednio:

- czas ładowania $t_1 \approx 0,36 R_S C_S$,
- czas rozładowania $t_2 \approx 0,48 R_S C_S$.

Suma czasów $t_1 + t_2$ to okres drgań relaksacyjnych układu, stąd:

$$f_{osc} = \frac{1}{t_1 + t_2} = \frac{1}{0,84 R_S C_S} \Rightarrow R_S \approx 23,8 k\Omega . \text{ Wybieram najbliższą wartość } R_{S_{E24}} \approx 24 k\Omega .$$

Problemy do przemyślenia:

Z czego wynika różnica czasów ładowania i rozładowania pojemności C_S ?

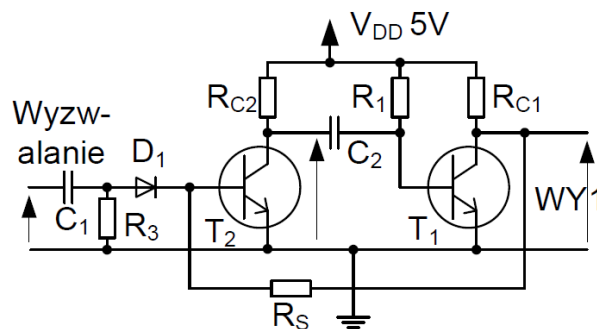
W jaki sposób można uzyskać symetrię ładowania i rozładowania pojemności C_S w module DPM1?

W jakim celu zwiększono amplitudę zmian napięcia doprowadzanych do przesuwnika i wtórnika ZPSZ przez dołączenie rezystora R_{CC1} ?

3. MONOSTABILNY PRZERZUTNIK ECCLES-JORDANA

3.1. Zadanie 3

Na rys.6 przedstawiono prosty układ monostabilnego przerzutnika Eccles-Jordana.



Rys.6: Układ przerzutnika monostabilnego E-J badany w ćwiczeniu „przerzutniki”.

Oblicz wartość pojemności kondensatora C_2 układu tak, aby czas t_w stanu wysokiego na wyjściu „WY1” wynosił $500 \mu s$. W układzie użyto rezystorów: $R_1 = 100 k\Omega$, $R_S = 100 k\Omega$, $R_{C1} = 1,2 k\Omega$, $R_{C2} = 1,2 k\Omega$; dla których współczynnik przesterowania tranzystorów ($\beta = 340$ w przeciwieństwie do tranzystorów w układzie Schmitta) wynosi 4.

Problem (zadanie przykładowe)

Oblicz wartości rezystorów R_{C1} i R_{C2} dla innej wartości współczynnika przesterowania, przy wartościach rezystorów R_1 i R_S z zadania. Zwróć uwagę, że baza tranzystora T_2 polaryzowana jest przez szeregowe połączenie rezystorów $R_S = 100 k\Omega$, $R_{C1} = 1,2 k\Omega$.

3.2. Wstęp teoretyczny

Załóżmy, że w układzie z rys.6 tranzystor T_1 znajduje się w stanie nasycenia oraz, że na wejście „Wyzwalanie” nie jest podawany żaden sygnał. Oznacza to, że tranzystor T_2 jest w stanie zatkania, gdyż rezystor R_S wymuszający napięcie na jego bazie jest dołączony do kolektora T_1 (i zarazem wyjścia układu), czyli do napięcia ok. $U_{CES} = 0,2V$. W tym stanie układu na kondensatorze C_2 odkłada się napięcie $U_{C2} = 4,3V$, gdyż napięcie na kolektorze T_2 wynosi 5V, a napięcie baza-emiter T_1 wynosi ok. 0,7V.

W momencie, w którym do wejścia „Wyzwalanie” podany zostanie impuls o odpowiedniej amplitudzie, tranzystor T_2 zostaje wprowadzony w stan nasycenia. To z kolei spowoduje zmianę napięcia na bazie tranzystora T_1 z 0,7V do $-U_{C2} + U_{CES} = -4,1V$ przeniesioną przez pojemność C_2 (dla krótkich impulsów pojemność zachowuje się jak zwarcie). Tranzystor T_1 zostaje zatkany, co prowadzi do wzrostu napięcia na jego kolektorze (wyjściu „WY1”) do ok. 5V. Tym samym tranzystor T_2 będzie nadal nasycony przez przepływ prądu z rezystora R_S , nawet po zaniku impulsu wyzwalającego na wejściu układu. Stan ten będzie się utrzymywać do momentu powrotu tranzystora T_1 do stanu aktywnego/nasycenia, a więc do momentu naładowania pojemności C_2 przez rezystor R_1 (rezystor R_{C2} można pominąć, gdyż $R_{C2} \ll R_1$).

Problem:

Gdy pojemność C_2 naładuje się do napięcia, przy którym tranzystor T_1 wejdzie ponownie w stan nasycenia (układ powróci do stanu sprzed „włączenia”), na wyjściu „WY1” układu pojawia się ponownie stan „niski”. Oznacza to, że w tym momencie przez rezystor R_S baza tranzystora T_2 zostaje sprowadzona do napięcia ok. 0,2V, a tranzystor T_2 wchodzi w stan zatkania. To z kolei prowadzi do stopniowego wzrostu napięcia na kolektorze tranzystora T_2 i ładowania pojemności C_2 do napięcia (4,3V pomiędzy okładkami) ze stanu początkowego (ustalonego) układu. Zjawisko to nie może przebiegać nieskończenie szybko. W literaturze określane jest mianem procesu biernego. Jest on niezbędny do ponownego przygotowania układu. Zwróć uwagę, iż następuje on po zmianie stanu na niski na wyjściu układu (układ tylko „pozornie” wraca do stanu pierwotnego – musi bowiem jeszcze zakończyć proces bierny).

Zastanów się od czego zależy czas trwania procesu biernego układu oraz jak można go w praktyce zmierzyć.

3.3. Rozwiązanie zadania 3

Zmiana napięcia na pojemności C_2 przebiega wykładniczo. Czas t_w potrzebny do powrotu wyjścia układu ze stanu „wysokiego” („włączenia”) do stanu „niskiego” można wyznaczyć z równania opisującego napięcie baza-emiter tranzystora T_1 jako funkcję czasu:

$$u_{BE} = V_{DD} - (V_{DD} + U_{C2} - U_{CES}) e^{\frac{-t}{R_1 C_2}} [V] .$$

Proces ładowania zatrzymuje się, gdy tranzystor T_1 wchodzi w stan aktywny/nasycenia (złącze baza-emiter zaczyna przewodzić, zatem odkłada się na nim w przybliżeniu napięcie 0,7V). Podstawiając do powyższego wzoru $u_{BE}(t_w) = 0,7V$ otrzymuje się zależność czasu t_w od parametrów układu:

$$t_w = -\ln\left(\frac{V_{DD} - 0,7V}{V_{DD} + U_{C2} - U_{CES}}\right) R_1 C_2 [s] .$$

Po przekształceniu ostatniego równania i podstawieniu $R_1 = 100k\Omega$ oraz $t_w = 0,5$ ms uzyskujemy poszukiwaną wartość pojemności kondensatora C_2 :

$$C_2 = 6,67 [nF] .$$